

JIC858 U.S. PTO
09/994809
11/28/01

대한민국특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 특허출원 2001년 제 31513 호
Application Number PATENT-2001-0031513

출원년월일 : 2001년 06월 05일
Date of Application JUN 05, 2001

출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s) LG.PHILIPS LCD CO., LTD.



2001 년 07 월 26 일

특허청

COMMISSIONER



【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0003
【제출일자】	2001.06.05
【발명의 명칭】	액정표시소자의 어레이 기판 및 그 제조방법
【발명의 영문명칭】	Array Substrate of Liquid Crystal Display Device and Fabricating Method Thereof
【출원인】	
【명칭】	엘지 .필립스 엘시디 주식회사
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	김영호
【대리인코드】	9-1998-000083-1
【포괄위임등록번호】	1999-001050-4
【발명자】	
【성명의 국문표기】	조규철
【성명의 영문표기】	J0,Gyoo Chul
【주민등록번호】	691010-1807618
【우편번호】	435-040
【주소】	경기도 군포시 산본동 1155 가야아파트 512-901
【국적】	KR
【발명자】	
【성명의 국문표기】	유홍석
【성명의 영문표기】	Y00,Hong Suk
【주민등록번호】	680226-1535510
【우편번호】	435-050
【주소】	경기도 군포시 금정동 을곡아파트 348-1002
【국적】	KR
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대 리인 호 (인) 김영

【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 10 면 10,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 0 항 0 원

【합계】 39,000 원

【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】

【요약】

본 발명은 2층 구조 TFT의 드레인전극과 화소전극 사이와 데이터패드와 데이터패드 단자전극 사이의 접촉저항을 줄일 수 있는 액정표시소자용 어레이기판 및 그 제조방법에 관한 것이다.

본 발명의 액정표시소자용 어레이기판은 기판과, 기판 상에 스캐닝신호가 공급되는 게이트배선과, 게이트배선과 연결되는 게이트전극과, 게이트배선 및 게이트전극을 덮는 게이트절연막과, 게이트절연막을 사이에 두고 게이트전극과 중첩되는 활성층과, 활성층 상에 형성되어 소정의 채널크기에 대응하는 흄을 갖는 오믹접촉층과, 오믹접촉층과 동일한 형태로 오믹접촉층 상에 형성되는 배리어금속층과, 배리어금속층을 덮는 소스전극 및 드레인전극과, 데이터배선, 소스전극 및 드레인전극을 덮는 보호층과, 배리어금속층, 드레인전극 및 보호층을 관통하는 접촉홀과, 접촉홀을 통해 드레인전극과 전기적으로 측면 접촉되는 화소전극을 구비한다.

본 발명에 의하면, 반도체층과 배리어금속층을 동시에 동일패턴으로 형성하므로써 반도체층과 배리어금속층의 접촉저항을 줄일 수 있다. 또한, 소스 및 드레인전극 사이의 채널 형성과 동시에 드레인전극을 관통하는 드레인접촉홀을 형성하므로써 드레인전극과 화소전극의 접촉저항을 줄일 수 있다.

【대표도】

도 6

【명세서】**【발명의 명칭】**

액정표시소자의 어레이 기판 및 그 제조방법{Array Substrate of Liquid Crystal Display Device and Fabricating Method Thereof}

【도면의 간단한 설명】

도 1은 종래의 액정표시소자용 어레이 기판을 나타내는 평면도.

도 2는 도 1에서 선 'A-A''를 따라 절취한 액정표시소자용 어레이기판 나타내는 단면도.

도 3a 내지 도 3e는 도 2에 도시된 액정표시소자용 어레이기판의 제조방법을 단계적으로 나타내는 단면도.

도 4는 종래 3층 구조로 이루어진 데이터금속층의 과식각되어진 상태를 나타내는 단면도.

도 5는 종래 2층 구조의 소스 및 드레인전극으로 이루어진 박막트랜지스터를 갖는 액정표시소자용 어레이기판을 나타내는 단면도.

도 6은 본 발명의 실시 예에 따른 액정표시소자용 어레이기판을 나타내는 평면도.

도 7a 내지 도 7e는 도 6에서 선 'B-B''를 따라 절취한 액정표시소자용 어레이기판의 제조방법을 단계적으로 나타내는 단면도.

<도면의 주요 부분에 대한 부호의 설명>

1,31 : 기판 3,33: 게이트전극
5,35 : 소스전극 7,37: 드레인전극
9,39 : 게이트절연막 11,41 : 게이트라인
13,43 : 데이터라인 15,45 : 활성층
17,47 : 오믹접촉층 19,49,59 : 접촉홀
21,51 : 보호층 23,53 : 화소전극
25,55 : 게이트패드 27,57 : 데이터패드

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<16> 본 발명은 액정표시소자용 어레이기판 및 그 제조방법에 관한 것으로, 특히, 2층 구조 TFT의 드레인전극과 화소전극 사이와 데이터패드와 데이터패드단자전극 사이의 접촉저항을 줄일 수 있는 액정표시소자용 어레이기판 및 그 제조방법에 관한 것이다.

<17> 통상의 액정표시소자는 전계를 이용하여 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정표시소자는 액정셀들이 매트릭스 형태로 배열되어진 액정패널과, 이 액정패널을 구동하기 위한 구동회로를 구비하게 된다. 액정패널에는 액정셀들 각각에 전계를 인가하기 위한 화소전극들과 공통전극이 마

련되게 된다. 통상, 화소전극은 하부기판 상에 액정셀별로 형성되는 반면 공통전극은 상부기판의 전면에 일체화되어 형성되게 된다. 화소전극들 각각은 스위치 소자로 사용되는 박막 트랜지스터(Thin Film Transistor; TFT)에 접속되게 된다. 화소전극은 박막 트랜지스터를 통해 공급되는 데이터신호에 따라 공통전극과 함께 액정셀을 구동하게 된다.

<18> 도 1 및 도 2를 참조하면, 종래 액정표시소자용 어레이기판은 데이터라인(13)과 게이트라인(11)의 교차부에 위치하는 TFT(T)와, TFT(T)의 드레인전극(7)에 접속된 화소전극(23)과, 데이터라인(13) 및 게이트라인(11)에 접속되는 게이트패드부(GP) 및 데이터패드부(DP)를 구비한다.

<19> TFT(T)는 게이트라인(11)에서 돌출된 게이트전극(3), 데이터라인(13)에서 돌출된 소스전극(5) 및 드레인접촉홀(19b)을 통해 화소전극(23)에 접속된 드레인전극(7)을 구비한다. 또한, TFT(T)는 게이트전극(3)과 소스 및 드레인 전극(5,7)의 절연을 위한 게이트절연막(9)과, 게이트전극(3)에 공급되는 게이트전압에 의해 소스전극(5)과 드레인전극(7)간에 도통채널을 형성하기 위한 반도체층(15,17)을 더 구비한다. 이러한 TFT(T)는 게이트라인(11)으로부터의 게이트신호에 응답하여 데이터라인(13)으로부터의 데이터신호를 선택적으로 화소전극(23)에 공급한다.

<20> 화소전극(23)은 데이터라인(13)과 게이트라인(11)에 의해 분할된 셀영역에 위치하며 광투과율이 높은 투명전도성을질로 이루어진다. 화소전극(23)은 하부기판(1) 전면에 도포되는 보호막(21) 위에 형성되며, 보호막(21)에 형성된 드레인접

촉홀(19b)을 통해 드레인전극(7)과 전기적으로 접속된다. 이러한 화소전극(23)은 TFT(T)를 경유하여 공급되는 데이터신호에 의해 상부기판에 형성되는 공통 투명전극(도시하지 않음)과 전위차를 발생시키게 된다. 이 전위차에 의해 하부기판(1)과 상부기판 사이에 위치하는 액정이 유전율이방성에 기인하여 회전하게 된다. 이 액정은 광원으로부터 화소전극(23)을 경유하여 입사되는 광을 상부기판 쪽으로 투과시키게 된다.

<21> 게이트패드부(GP) 및 데이터패드부(DP)는 게이트라인(11)과 데이터라인(13) 각각의 일측단에 형성되어 구동 IC(Integrated Circuit)와 접속된다. 이 게이트패드부(GP)는 게이트 구동 IC로부터 공급되는 게이트신호를 게이트라인(11)들에 공급한다. 데이터패드부(DP)는 데이터 구동 IC로부터 공급되는 비디오 신호를 데이터라인(13)들에 공급한다.

<22> 게이트패드(25)는 게이트라인(11) 및 게이트전극(3)와 동일한 금속재질이 사용되며, 통상 알루미늄(Al) 또는 구리(Cu) 등으로 형성된다. 데이터패드(27)는 데이터라인(13), 소스 및 드레인전극(5,7)과 동일한 금속재질이 사용되며, 통상 크롬(Cr) 또는 몰리브덴(Mo) 등으로 형성된다. 게이트패드(25)는 게이트접촉홀(19c)을 통해 게이트패드단자전극(28)과 전기적으로 접촉되며, 데이터패드(27)는 데이터접촉홀(19a)을 통해 데이터패드단자전극(29)과 전기적으로 접촉된다.

<23> 도 3a 내지 도 3e는 도 1에 도시된 액정표시소자용 어레이기판의 제조방법을 선 A-A''을 따라 절단하여 단계적으로 나타내는 단면도이다.

<24> 도 3a를 참조하면, 기판(1) 상에 게이트라인(11), 게이트패드(25) 및 게이트전극(3)이 형성된다.

<25> 게이트라인(11), 게이트패드(25) 및 게이트전극(3)은 스퍼터링(sputtering) 등의 증착방법으로 알루미늄(Al) 또는 구리(Cu) 등을 증착한 후 패터닝함으로써 형성된다.

<26> 도 3b를 참조하면, 게이트절연막(9) 상에 활성층(15) 및 오믹접촉층(17)이 형성된다.

<27> 게이트절연막(9)은 게이트라인(11), 게이트패드(25) 및 게이트전극(3)을 덮도록 절연물질을 PECVD(Plasma Enhanced Chemical Vapor Deposition)방식으로 전면 증착하여 형성된다. 활성층(15) 및 오믹접촉층(17)은 게이트절연막(9) 상에 제1 및 제2 반도체층을 적층하고 패터닝함으로써 형성된다.

<28> 게이트절연막(9)은 질화실리콘(SiNx) 또는 산화실리콘(SiOx) 등의 절연물질로 형성된다. 활성층(15)은 제1 반도체층인 불순물이 도핑되지 않은 비정질실리콘으로 형성된다. 또한, 오믹접촉층(17)은 제2 반도체층인 N형 또는 P형의 불순물이 고농도로 도핑된 비정질실리콘으로 형성된다.

<29> 도 3c를 참조하면, 게이트절연막(9) 상에 데이터라인(13), 데이터패드(27), 소스 및 드레인전극(5,7)이 형성된다.

<30> 데이터라인(13), 데이터패드(27), 소스 및 드레인전극(5,7)은 CVD방법 또는 스퍼터링(sputtering)방법으로 금속층을 전면 증착한 후 패터닝함으로써 형성된다. 소스 및 드레인전극(5,7)을 패터닝한 후 게이트전극(3)과 대응하는 부분의 오믹접촉층(17)도 패터닝하여 활성층(15)이 노출된다. 활성층(15)에서 소스 및 드레인전극(5,7)사이의 게이트전극(3)과 대응하는 부분은 채널이 된다.

<31> 데이터라인(13), 데이터패드(27), 소스 및 드레인전극(5,7)은 크롬(Cr) 또는 몰리

브텐(Mo)등으로 형성된다.

<32> 도 3d를 참조하면, 게이트절연층(9)상에 보호층(21)이 형성된다.

<33> 보호층(21)은 게이트절연층(9)상에 절연물질을 증착한 후 패터닝함으로써 형성된다.

<34> 보호층(21) 상에는 데이터패드접촉홀(19a), 게이트패드접촉홀(19c), 드레인접촉홀(19b)이 형성된다.

<35> 보호층(21)은 질화실리콘(SiNx), 산화실리콘(SiOx) 등의 무기절연물질 또는 아크릴계(acryl)유기화합물, 테프론(Teflon), BCB(benzocyclobutene), 사이토프(cytop) 또는 PFCB(perfluorocyclobutane) 등의 유기절연물로 형성된다.

<36> 도 3e를 참조하면, 보호층(21)상에 화소전극(23), 게이트패드단자전극(28) 및 데이터패드단자전극(29)이 형성된다.

<37> 화소전극(22), 게이트패드단자전극(28) 및 데이터패드단자전극(29)은 보호층(21)상에 투명전도성물질을 증착한 후 패터닝함으로써 형성된다.

<38> 화소전극(22)은 드레인접촉홀(19b)을 통해 드레인전극(7)과 전기적으로 접촉된다. 게이트패드단자전극(28)은 게이트패드접촉홀(19c)을 통해 게이트패드(25)와 전기적으로 접촉된다. 데이터패드단자전극(29)은 데이터패드접촉홀(19a)을 통해 데이터패드(27)와 전기적으로 접촉된다.

<39> 화소전극(23), 게이트패드단자전극(28) 및 데이터패드단자전극(29)은 인듐-틴-옥사이드(Indium-Tin-Oxide : 이하 'ITO'라 함), 인듐-징크-옥사이드(Indium-Zinc-Oxide : 이하 'IZO'라 함) 또는 인듐-틴-징크-옥사이드(Indium-Tin-Zinc-Oxide : 이하 'ITZO'라 함)

중 어느 하나로 형성된다.

<40> 이러한 종래 액정표시소자의 데이터금속층으로는 Cr, Mo등으로 형성되는 단층막이 주로 사용되었다. 데이터금속층은 액정표시소자가 고정세 되어갈수록 제1 금속층(6a)/제2 금속층(6b)/제3 금속층(6c)의 3층 구조로 형성되는 추세에 있다. 제1 및 제3 금속층(6a,6c)은 주로 몰리브덴(Mo)으로 형성되며, 제2 금속층(6b)은 알루미늄(Al) 또는 알루미늄 합금으로 형성된다.

<41> 이러한 3층 구조의 금속층 패터닝시 습식식각방식을 사용하면 식각액내에서 제1 및 제3 금속층(6a,6c)과 제2 금속층(6b)의 전극준위차이(electrode potential)로 제1 및 제3 금속층(6a,6c)이 제2 금속층(6b)보다 이온화하는 경향이 크다. 즉, 제1 및 제3 금속층(6a,6c)은 제2 금속층(6b)에 의해 산화되고, 제2 금속층(6b)은 제1 및 제3 금속층(6a,6c)에 의해 환원된다.

<42> 이로 인해 제1 및 제3 금속층(6a 및 6c)은 도 4에 도시된 바와 같이 제2 금속층(6b)보다 언더컷(undercut)이 되어 그 다음에 보호층(19)을 증착하면 활성층(15)과 반응성이 좋은 제2 금속층(6b)이 내려앉게 된다. 활성층(15)과 제2 금속층(6b)이 접촉이 발생하므로 누설전류는 상승하게 된다. 또한, 3층 구조로 형성되는 데이터금속층의 에칭 공정이 3스텝으로 이루어지게 되므로 공정불량 및 제조원가가 상승되는 문제점이 있다.

<43> 이러한 문제점을 해결하기 위해 도 5에 도시된 바와 같이 소스 및 드레인전극은 제1 금속층(6a)/제2 금속층(6b)의 2층 구조로 형성된다. 제1 금속층은 (6a)은 주로 몰리브덴(Mo)으로 형성되며, 제2 금속층(6b)은 알루미늄(Al) 또는 알루미늄 합금으로 형성된다.

<44> 이 2층 구조의 데이터금속층으로 이루어진 액정표시소자의 제조공정은 기판세정과, 기판 패터닝, 배향막형성, 어닐링공정, 기판합착/액정주입 및 실장공정으로 나뉘어진다. 이 중에서 보호막패터닝공정, 어닐링공정, 배향막공정 및 실(seal)소성공정 등은 약 200°C 이상의 온도에서 형성된다. 이로 인해 약 200°C 정도의 열을 받으면 2층 구조의 데이터금속층 중 제2 금속층이 녹아 반도체층 속으로 침투, 확산 및 스파크 현상 등이 발생하게 된다. 즉, 반도체층과 제2 금속층이 접촉하게 되면 누설전류의 상승 등 TFT특성 저하 및 불량이 발생하는 단점이 있다.

<45> 이러한 누설전류를 작게 하기 위해 데이터금속층을 제2 금속층/제1 금속층으로 형성하면 제1 금속층인 배리어금속층은 제2 금속층이 열로 인해 녹아 흐르는 것을 차단하게 되어 누설전류는 억제되지만 데이터금속층의 제2 금속층과 접촉하는 투명전극의 접촉 저항이 커지는 단점이 있다.

【발명이 이루고자 하는 기술적 과제】

<46> 따라서, 본 발명의 목적은 2층 구조 TFT의 드레인전극과 화소전극 사이와 데이터패드와 데이터패드단자전극 사이의 접촉저항을 줄일 수 있는 액정표시소자용 어레이기판 및 그 제조방법을 제공하는 데 있다.

【발명의 구성 및 작용】

<47> 상기 목적들을 달성하기 위하여, 본 발명에 따른 액정표시소자용 어레이기판은 기판과, 기판 상에 스캐닝신호가 공급되는 게이트배선과, 게이트배선과 연결되는 게이트전

극과, 게이트배선 및 게이트전극을 덮는 게이트절연막과, 게이트절연막을 사이에 두고 게이트전극과 중첩되는 활성층과, 활성층 상에 형성되어 소정의 채널크기에 대응하는 홀을 갖는 오믹접촉층과, 오믹접촉층과 동일한 형태로 오믹접촉층 상에 형성되는 배리어금속층과, 배리어금속층을 덮는 소스전극 및 드레인전극과, 데이터배선, 소스전극 및 드레인전극을 덮는 보호층과, 배리어금속층, 드레인전극 및 보호층을 관통하는 접촉홀과, 접촉홀을 통해 드레인전극과 전기적으로 측면 접촉되는 화소전극을 구비한다.

<48> 상기 접촉홀은 드레인전극을 관통하는 제1 드레인접촉홀과, 제1 드레인접촉홀과 대향되게 보호층을 관통하는 제2 드레인접촉홀을 포함한다.

<49> 상기 제2 드레인접촉홀은 상기 제1 드레인접촉홀의 폭보다 같거나 크게 형성된다.

<50> 상기 데이터배선의 일단에 형성되는 데이터패드부는 게이트절연막을 상에 형성되는 반도체층과, 반도체층 상에 반도체층과 동일한 형태로 형성되는 배리어금속층과, 배리어금속층을 덮는 데이터패드와, 데이터패드를 덮는 보호층과, 데이터패드 및 보호층을 관통하는 접촉홀과, 접촉홀을 통해 데이터패드와 전기적으로 측면 접촉되는 데이터패드 단자전극을 구비한다.

<51> 상기 배리어금속층은 몰리브덴(Mo), 크롬(Cr), 탄탈(Ta), 텅스텐(W), 티타늄(Ti) 중 어느 하나로 형성된다.

<52> 상기 소스전극, 드레인전극 및 데이터패드는 주금속층인 알루미늄(Al) 또는 알루미늄 합금으로 형성된다.

<53> 상기 접촉홀은 오믹접촉층 및 데이터패드를 관통하는 제1 데이터접촉홀과, 제1 데이터접촉홀과 대향되게 보호층을 관통하는 제2 데이터접촉홀을 포함한다.

<54> 상기 제2 데이터접촉홀은 제1 데이터접촉홀의 폭보다 같거나 크게 형성된다. 상기 목적을 달성하기 위한 본 발명에 따른 액정표시소자용 어레이기판의 제조방법은 기판 상에 게이트배선 및 게이트전극을 형성하는 단계와, 기판 상에 게이트절연막을 형성하는 단계와, 게이트절연막 상에 반도체물질 및 배리어금속물질을 증착한 후 동일패턴으로 동시에 패터닝하여 반도체층과 배리어금속층을 형성하는 단계와, 게이트절연막 상에 주금 속물질을 증착한 후 패터닝하여 데이터배선, 소스 및 드레인전극을 형성함과 아울러 드레인전극을 관통하는 제1 드레인접촉홀을 형성하는 단계와, 게이트절연막 상에 보호막을 증착한 후 패터닝하여 제1 드레인접촉홀과 대향되게 제2 드레인접촉홀을 형성하는 단계와, 제1 및 제2 드레인접촉홀을 통해 드레인전극과 전기적으로 측면 접촉되는 화소전극을 형성하는 단계를 포함한다.

<55> 상기 제2 드레인접촉홀은 상기 제1 드레인접촉홀의 폭보다 같거나 크게 형성된다.

<56> 상기 소스 및 드레인전극과 동시에 데이터배선의 일단에 데이터패드를 형성함과 아울러 데이터패드에 제1 데이터접촉홀을 형성하는 단계와, 게이트절연막 상에 보호막을 증착한 후 패터닝하여 제1 데이터접촉홀을 중심으로 제2 데이터접촉홀을 형성하는 단계와, 제1 및 제2 데이터접촉홀을 통해 데이터패드와 전기적으로 측면 접촉되는 데이터패드단자전극을 형성하는 단계를 포함한다.

<57> 상기 배리어금속층은 몰리브덴(Mo), 크롬(Cr), 탄탈(Ta), 텉스텐(W), 티타늄(Ti) 중 어느 하나로 형성된다.

<58> 상기 소스전극, 드레인전극 및 데이터패드는 주금속층인 알루미늄(Al) 또는 알루미늄 합금으로 형성된다.

<59> 상기 제2 데이터접촉홀은 제1 데이터접촉홀의 폭보다 같거나 크게 형성된다.

<60> 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부한 설명 예들에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

<61> 이하, 도 6 내지 도 7e를 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.

<62> 도 6을 참조하면, 본 발명에 따른 액정표시소자의 하부기판(31)은 데이터라인(43)과 게이트라인(41)의 교차부에 위치하는 TFT(T)와, TFT(T)의 드레인전극(37)에 접속된 화소전극(53)과, 데이터라인(43) 및 게이트라인(41)에 접속되는 게이트패드부(GP) 및 데이터패드부(DP)를 구비한다.

<63> TFT(T)는 게이트라인(41)에서 돌출된 게이트전극(33), 데이터라인(43)에서 돌출된 소스전극(35), 제1 및 제2 드레인접촉홀(49b, 61b)을 통해 화소전극(53)에 접속된 드레인전극(37)을 구비한다. 또한, TFT(T)는 게이트전극(33)과 소스 및 드레인 전극(35, 37)의 절연을 위한 게이트절연막(39)과, 게이트전극(33)에 공급되는 게이트전압에 의해 소스전극(35)과 드레인전극(37)간에 도통채널을 형성하기 위한 반도체층(45, 47)을 더 구비한다. 여기서, 소스 및 드레인전극(35, 37)은 반도체층(45, 47)과 동시에 형성된 배리어금속층(36a) 상에 주금속층(36b)을 증착한 후 패터닝하여 형성된다. 배리어금속층(36a)은 몰리브덴(Mo), 크롬(Cr), 텉스텐(W) 또는 티탄(Ti) 등으로 형성되며, 주금속층(36b)은 알루미늄(Al) 또는 알루미늄합금 등으로 형성된다.

<64> 이러한 TFT(T)는 게이트라인(41)으로부터의 게이트신호에 응답하여 데이터라인(43)으로부터의 데이터신호를 선택적으로 화소전극(53)에 공급한다.

<65> 화소전극(53)은 데이터라인(43)과 게이트라인(41)에 의해 분할된 셀영역에 위치하며 광투과율이 높은 투명전도성물질로 이루어진다. 화소전극(53)은 하부기판(31) 전면에 도포되는 보호막(51) 위에 형성된다. 이 화소전극의 컨택부(63)는 반도체층을 노출시키는 제1 및 제2 드레인접촉홀(49b, 61b)을 통해 드레인전극(37)의 측면과 전기적으로 접속된다. 이러한 화소전극(53)은 TFT(T)를 경유하여 공급되는 데이터신호에 의해 상부기판에 형성되는 공통 투명전극(도시하지 않음)과 전위차를 발생시키게 된다. 이 전위차에 의해 하부기판(31)과 상부기판 사이에 위치하는 액정이 유전율이 방성에 기인하여 회전하게 된다. 이 액정은 광원으로부터 화소전극(23)을 경유하여 입사되는 광을 상부기판 쪽으로 투과시키게 된다.

<66> 게이트패드부(GP) 및 데이터패드부(DP)는 게이트라인(41)과 데이터라인(43) 각각의 일측단에 형성되어 구동 IC(Integrated Circuit)와 접속된다. 이 게이트패드부(GP)는 게이트 구동 IC로부터 공급되는 게이트신호를 게이트라인(41)들에 공급한다. 데이터패드부(DP)는 데이터 구동 IC로부터 공급되는 비디오 신호를 데이터라인(43)들에 공급한다.

<67> 데이터패드전극(57)은 반도체층과 동일패턴으로 동시에 형성되는 배리어금속층(36a) 상에 주금속층(36b)을 증착한 후 패터닝하여 데이터라인(43), 소스 및 드레인전극(35, 37)과 동일하게 형성된다. 데이터패드전극(57)을 관통하는 제1 및 제2 데이터접촉홀(49a, 61a)을 통해 데이터패드단자전극(58)의 컨택부(63)는 데이터패드전극(57)의 측면과 전기적으로 접촉된다.

<68> 도 7a 내지 도 7e는 도 6에 도시된 액정표시소자의 제조방법을 나타내는 단면도이다.

<69> 도 7a를 참조하면, 기판(31) 상에 게이트라인(41), 게이트패드(55), 게이트전극(33)이 형성된다.

<70> 게이트라인(41), 게이트패드(55) 및 게이트전극(33)은 스퍼터링(sputtering)등의 증착방법으로 알루미늄(Al) 또는 구리(Cu) 등을 증착한 후 패터닝함으로써 형성된다.

<71> 도 7b를 참조하면, 게이트절연막(39) 상에 활성층(45), 오믹접촉층(47) 및 배리어금속층(36a)이 형성된다.

<72> 게이트절연막(39)은 게이트라인(41), 게이트패드(55) 및 게이트전극(33)을 덮도록 절연물질을 PECVD(Plasma Enhanced Chemical Vapor Deposition)방식으로 전면 증착하여 형성된다. 활성층(45), 오믹접촉층(47) 및 배리어금속층(36a)은 게이트절연막(39) 상에 반도체층 및 금속층을 적층하고 패터닝함으로써 형성된다.

<73> 반도체층(45,47) 및 배리어금속층(36a)을 동시에 패터닝하여 형성함으로써 반도체층(45,47)을 형성한 후 배리어금속층(36a)을 패터닝하는 것보다 반도체층의 오믹접촉층(47)과 배리어금속층(36a)의 접촉저항이 줄어든다.

<74> 게이트절연막(39)은 질화실리콘(SiNx) 또는 산화실리콘(SiOx) 등의 절연물질로 형성된다. 활성층(45)은 불순물이 도핑되지 않은 비정질실리콘으로 형성된다. 오믹접촉층(47)은 N형 또는 P형의 불순물이 고농도로 도핑된 비정질실리콘으로 형성된다. 또한, 배리어금속층(36a)은 티타늄(Ti), 탄탈(Ta), 텅스텐(W), 크롬(Cr) 또는 몰리브덴(Mo) 등으로 형성된다.

<75> 도 7c를 참조하면, 게이트절연막(39) 상에 데이터패드(57), 소스 및 드레인전극(35,37)이 형성된다.

<76> 소스 및 드레인전극(35,37)은 CVD방법 또는 스퍼터링(sputtering)방법으로 주금속층(36b)을 증착한 후 패터닝함으로써 형성된다. 이 때, 소스 및 드레인전극(35,37)의 주금속층(36b)은 습식식각으로 패터닝하며, 그 후에 반도체층(47) 및 배리어금속층(36a)은 건식식각으로 패터닝한다. 반도체층(47) 및 배리어금속층(36a) 패터닝시 활성층(45)이 노출된다. 활성층(45)에서 소스 및 드레인전극(35,37)사이의 게이트전극(33)과 대응하는 부분은 채널이 된다. 동시에 드레인전극(37) 및 데이터패드(57)를 관통하여 활성층(45)이 노출되도록 제1 드레인접촉홀(49b) 및 제1 데이터접촉홀(49a)이 형성된다.

<77> 주금속층(36b)은 알루미늄(Al) 또는 알루미늄 합금 등으로 형성된다.

<78> 도 7d를 참조하면, 게이트절연층(39)상에 보호층(51)이 형성된다.

<79> 보호층(51)은 데이터라인(43), 데이터패드(57), 소스 및 드레인전극(35,37)을 덮도록 게이트절연층(39)상에 절연물질을 증착한 후 패터닝함으로써 형성된다.

<80> 보호층에는 제2 드레인접촉홀(61a), 제2데이터접촉홀(61b) 및 게이트접촉홀(62)이 형성된다. 제2 드레인접촉홀(61a) 및 제2 데이터접촉홀(61b)은 각각 중첩되는 제1 드레이접촉홀(49a) 및 제1 데이터접촉홀(49b)보다 폭이 같거나 크게 형성된다.

<81> 제2 데이터접촉홀(61a)은 제1 데이터접촉홀(49a)과 중첩되어 활성층(45)의 표면을 노출시키고, 제2 드레인접촉홀(61b)은 제1 드레인접촉홀(49b)과 중첩되어 활성층(45)의 표면을 노출시킨다. 그리고, 게이트접촉홀(62)은 보호층(51)을 관통하여 게이트패드(55)를 노출시킨다.

<82> 보호층(51)은 질화실리콘(SiNx), 산화실리콘(SiOx) 등의 무기절연물질 또는 아크릴계(acryl)유기화합물, 테프론(Teflon), BCB(benzocyclobutene), 사이토프(cytop) 또는

PFCB(perfluoroclobutane) 등의 유기질연물로 형성된다.

<83> 도 7e를 참조하면, 보호층(51)상에 화소전극(53), 게이트패드단자전극(58) 및 데이터패드단자전극(59)이 형성된다.

<84> 화소전극(53), 게이트패드단자전극(58) 및 데이터패드단자전극(59)은 보호층(51)상에 투명전도성물질을 증착한 후 패터닝함으로써 형성된다.

<85> 화소전극(53)의 컨택부(63)는 제1 및 제2 드레인접촉홀(49b,61b)을 통해 드레인전극(37)의 측면과 전기적으로 접촉된다. 데이터패드단자전극(59)의 컨택부(65)는 제1 및 제2 데이터접촉홀(49a,61a)을 통해 데이터패드(57)의 측면과 전기적으로 접촉된다. 게이트패드단자전극(58)의 컨택부(67)은 게이트접촉홀(62)을 통해 게이트패드(55)와 전기적으로 접촉된다.

<86> 화소전극(53), 게이트패드단자전극(58) 및 데이터패드단자전극(59)은 투명전도성물질인 ITO, IZO, ITZO 중 어느 하나로 형성된다.

【발명의 효과】

<87> 상술한 바와 같이, 본 발명에 따른 액정표시소자 및 그 제조방법은 반도체층과 배리어금속층을 동시에 동일패턴으로 형성하므로써 반도체층과 배리어금속층의 접촉저항을 줄일 수 있다. 또한, 본 발명은 소스 및 드레인전극 사이의 채널 형성과 동시에 드레인전극을 관통하는 드레인접촉홀을 형성하므로써 드레인전극과 화소전극의 접촉저항을 줄일 수 있다. 이와 동시에 데이터패드를 관통하는 데이터접촉홀을 형성하므로써 데이터패드와 데이터패드단자간의 접촉저항을 줄일 수 있다. 이로 인해 고정세 액정표시소

자의 품질과 수율이 향상될 수 있다.

<88> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특히 청구의 범위에 의해 정하여져야만 할 것이다.

【특허청구범위】**【청구항 1】**

기판과,

상기 기판 상에 스캐닝신호가 공급되는 게이트배선과,

상기 게이트배선과 연결되는 게이트전극과,

상기 게이트배선 및 게이트전극을 덮는 게이트절연막과,

상기 게이트절연막을 사이에 두고 상기 게이트전극과 중첩되는 활성층과,

상기 활성층 상에 형성되어 소정의 채널크기에 대응하는 홀을 갖는 오믹접촉층과,

상기 오믹접촉층과 동일한 형태로 상기 오믹접촉층 상에 형성되는 배리어금속층과,

상기 배리어금속층을 덮는 소스전극 및 드레인전극과,

상기 데이터배선, 소스전극 및 드레인전극을 덮는 보호층과,

상기 배리어금속층, 드레인전극 및 보호층을 관통하는 접촉홀과,

상기 접촉홀을 통해 상기 드레인전극과 전기적으로 측면 접촉되는 화소전극을 구비

하는 것을 특징으로 하는 액정표시소자용 어레이기판.

【청구항 2】

제 1 항에 있어서,

상기 접촉홀은

상기 드레인전극을 관통하는 제1 드레인접촉홀과,

상기 제1 드레인접촉홀과 대향되게 상기 보호층을 관통하는 제2 드레인접촉홀을 포함하는 것을 특징으로 하는 액정표시소자용 어레이기판.

【청구항 3】

제 2 항에 있어서,

상기 제2 드레인접촉홀은 상기 제1 드레인접촉홀의 폭보다 같거나 크게 형성되는 것을 특징으로 하는 액정표시소자용 어레이기판.

【청구항 4】

제 1 항에 있어서,

상기 데이터배선의 일단에 형성되는 데이터패드부는

상기 게이트절연막을 상에 형성되는 반도체층과,

상기 반도체층 상에 상기 반도체층과 동일한 형태로 형성되는 배리어금속층과,

상기 배리어금속층을 덮는 데이터패드와,

상기 데이터패드를 덮는 보호층과,

상기 데이터패드 및 보호층을 관통하는 접촉홀과,

상기 접촉홀을 통해 상기 데이터패드와 전기적으로 측면 접촉되는 데이터패드단자 전극을 구비하는 것을 특징으로 하는 액정표시소자용 어레이기판용 어레이기판.

【청구항 5】

제 1 항 또는 제 4 항에 있어서,

상기 배리어금속층은 몰리브덴(Mo), 크롬(Cr), 탄탈(Ta), 텅스텐(W), 티타늄(Ti) 중 어느 하나로 형성되는 것을 특징으로 하는 액정표시소자용 어레이기판.

【청구항 6】

제 1 항 또는 4 항에 있어서,

상기 소스전극, 드레인전극 및 데이터패드는 주금속층인 알루미늄(Al) 또는 알루미늄 합금으로 형성되는 것을 특징으로 하는 액정표시소자용 어레이기판.

【청구항 7】

제 4 항에 있어서,

상기 접촉홀은

상기 오믹접촉층 및 데이터패드를 관통하는 제1 데이터접촉홀과,
상기 제1 데이터접촉홀과 대향되게 상기 보호층을 관통하는 제2 데이터접촉홀을 포함하는 것을 특징으로 하는 액정표시소자용 어레이기판.

【청구항 8】

제 7 항에 있어서,

상기 제2 데이터접촉홀은 상기 제1 데이터접촉홀의 폭보다 같거나 크게 형성되는 것을 특징으로 하는 액정표시소자용 어레이기판.

【청구항 9】

기판 상에 게이트배선 및 게이트전극을 형성하는 단계와,

상기 기판 상에 게이트절연막을 형성하는 단계와,

상기 게이트절연막 상에 반도체물질 및 배리어금속물질을 증착한 후 동일패턴으로 동시에 패터닝하여 반도체층과 배리어금속층을 형성하는 단계와,

상기 게이트절연막 상에 주금속물질을 증착한 후 패터닝하여 데이터배선, 소스 및 드레인전극을 형성함과 아울러 상기 드레인전극을 관통하는 제1 드레인접촉홀을 형성하는 단계와,

상기 게이트절연막 상에 보호막을 증착한 후 패터닝하여 상기 제1 드레인접촉홀과 대향되게 제2 드레인접촉홀을 형성하는 단계와,

상기 제1 및 제2 드레인접촉홀을 통해 상기 드레인전극과 전기적으로 측면 접촉되는 화소전극을 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시소자용 어레이기판의 제조방법.

【청구항 10】

제 9 항에 있어서,

상기 제2 드레인접촉홀은 상기 제1 드레인접촉홀의 폭보다 같거나 크게 형성되는 것을 특징으로 하는 액정표시소자용 어레이기판의 제조방법.

【청구항 11】

제 9 항에 있어서,

상기 소스 및 드레인전극과 동시에 데이터배선의 일단에 데이터패드를 형성함과 아울러 상기 데이터패드에 제1 데이터접촉홀을 형성하는 단계와,

상기 게이트절연막 상에 보호막을 증착한 후 패터닝하여 상기 제1 데이터접촉홀을 중심으로 제2 데이터접촉홀을 형성하는 단계와,

상기 제1 및 제2 데이터접촉홀을 통해 상기 데이터패드와 전기적으로 측면 접촉되는 데이터패드단자전극을 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시소자용 어레이기판 제조방법.

【청구항 12】

제 9 항 또는 제11 항에 있어서,

상기 배리어금속층은 몰리브덴(Mo), 크롬(Cr), 탄탈(Ta), 텉스텐(W), 티타늄(Ti) 중 어느 하나로 형성되는 것을 특징으로 하는 액정표시소자용 어레이기판의 제조방법.

【청구항 13】

제 9 항 또는 제 11 항에 있어서,

상기 소스전극, 드레인전극 및 데이터패드는 주금속층인 알루미늄(Al) 또는 알루미늄 합금으로 형성되는 것을 특징으로 하는 액정표시소자용 어레이기판의 제조방법.

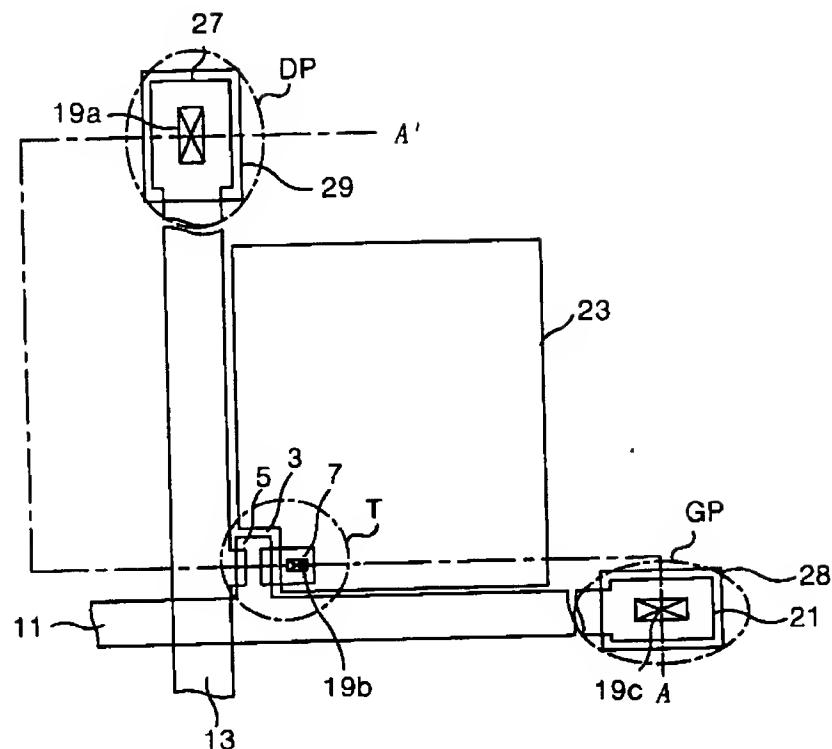
【청구항 14】

제 11 항에 있어서,

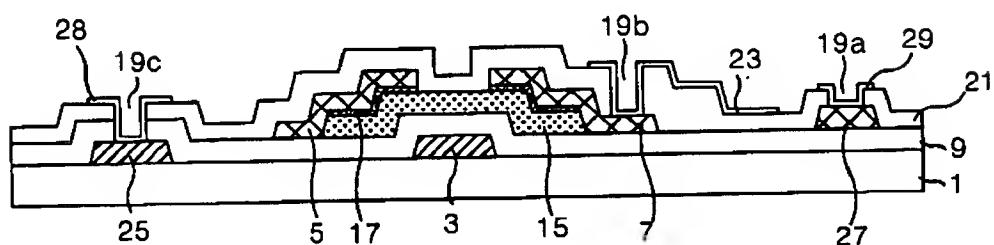
상기 제2 데이터접촉홀은 상기 제1 데이터접촉홀의 폭보다 같거나 크게 형성되는 것을 특징으로 하는 액정표시소자용 어레이기판의 제조방법.

【도면】

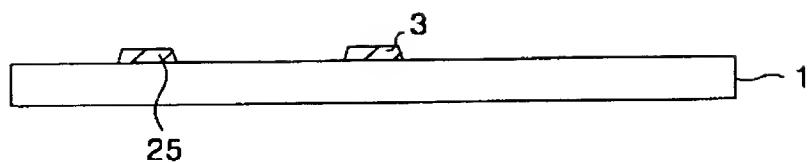
【도 1】



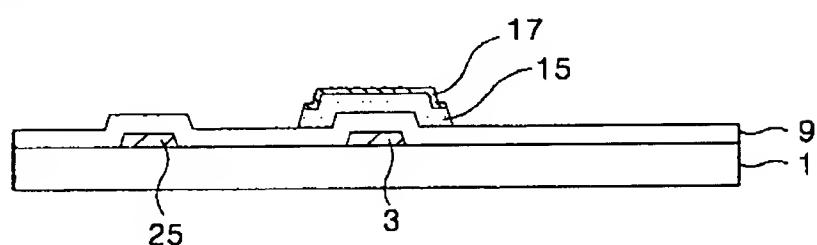
【도 2】



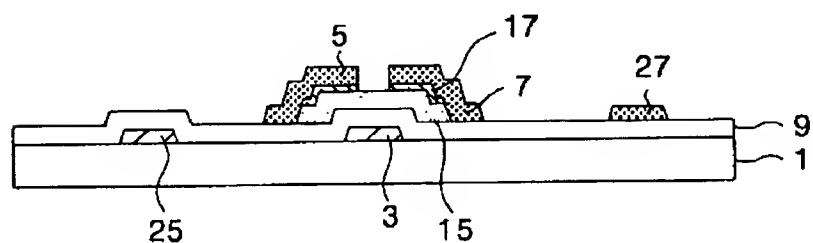
【도 3a】



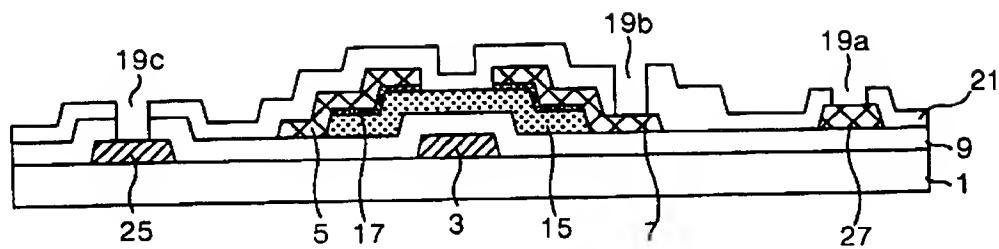
【도 3b】



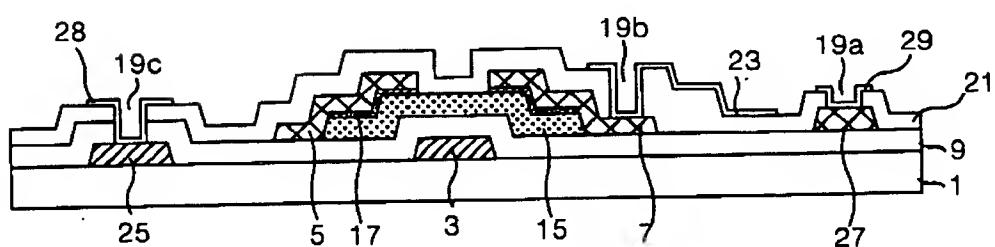
【도 3c】



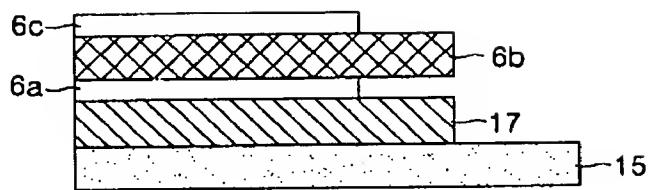
【도 3d】



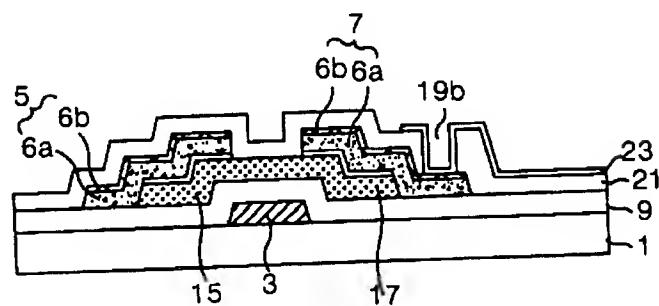
【도 3e】



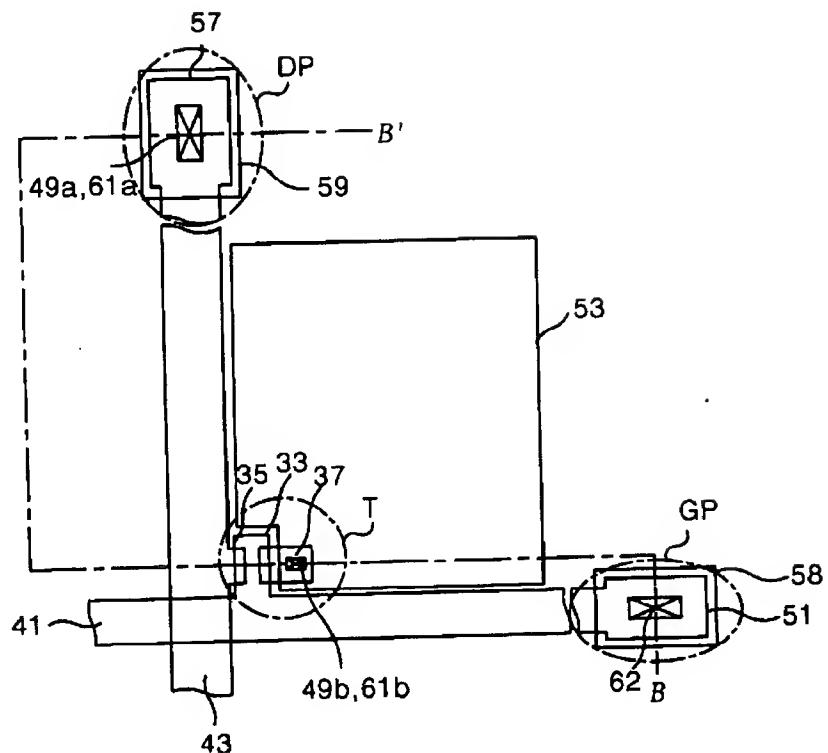
【도 4】



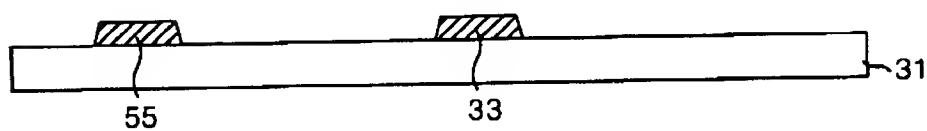
【도 5】



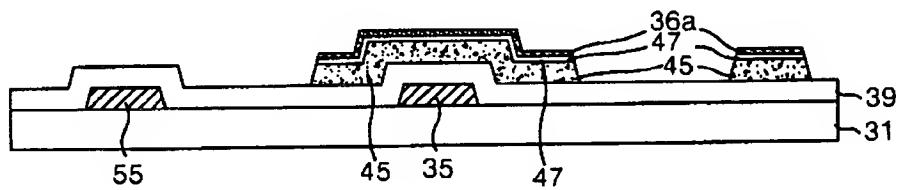
【도 6】



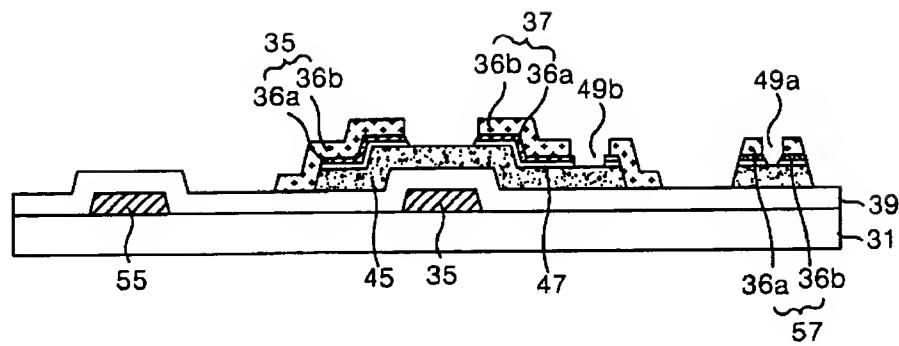
【도 7a】



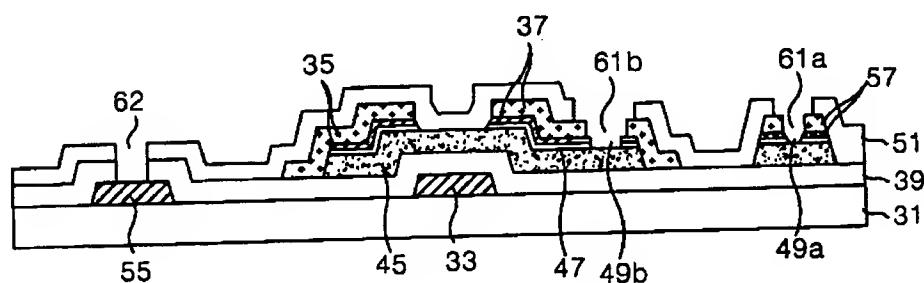
【도 7b】



【도 7c】



【도 7d】



【도 7e】

